

METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE AND DEVELOPMENT APPARATUS

Publication number: JP2004006788 (A)

Publication date: 2004-01-08

Inventor(s): NAGAI MASAHARU; UEHARA ICHIRO

Applicant(s): SEMICONDUCTOR ENERGY LAB

Classification:

- international: G02F1/1368; G03F7/40; H01L21/027; H01L21/3065; H01L21/336; H01L29/41; H01L29/423; H01L29/49; H01L29/786; G02F1/13; G03F7/40; H01L21/02; H01L29/40; H01L29/66; (IPC1-7): H01L21/027; G02F1/1368; G03F7/40; H01L21/3065; H01L21/336; H01L29/41; H01L29/423; H01L29/49; H01L29/786

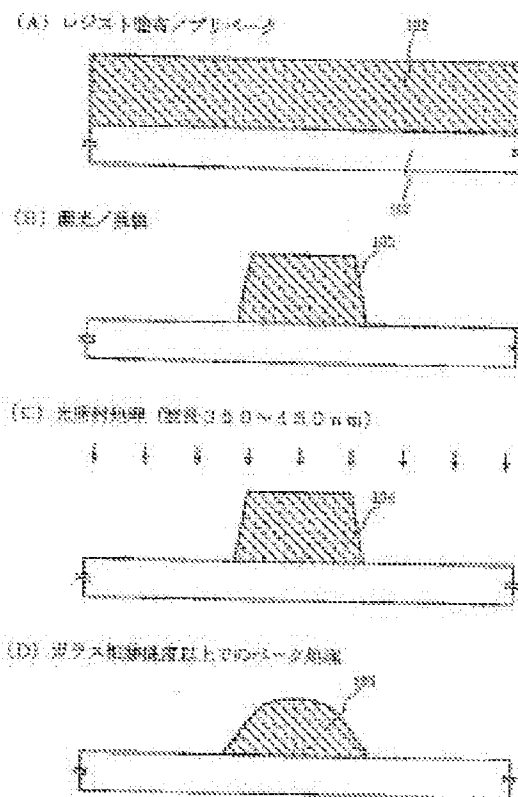
- European:

Application number: JP20030101633 20030404

Priority number(s): JP20030101633 20030404; JP20020102178 20020404

Abstract of JP 2004006788 (A)

PROBLEM TO BE SOLVED: To provide a method for manufacturing a semiconductor device which ensures process margin in respect of a resist removing property, and achieves a balance between the formation of resist patterns each having a desired wall angle and the removing property of the resist pattern. ; **SOLUTION:** The method comprises processes for; forming the resist patterns each consisting of a positive resist comprising photosensitive materials; irradiating light, which is within a photosensitive wavelength of a photosensitizer, to the resist patterns; and baking the resist patterns at a temperature exceeding the glass-transition temperature. ; **COPYRIGHT:** (C) 2004,JPO



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-6788

(P2004-6788A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int.Cl.⁷

F I

テーマコード (参考)

H O 1 L 21/027
G O 2 F 1/1368
G O 3 F 7/40
H O 1 L 21/3065
H O 1 L 21/336

H O 1 L 21/30 5 7 6
G O 2 F 1/1368
G O 3 F 7/40 5 0 1
H O 1 L 21/30 5 7 0
H O 1 L 21/30 5 7 2 A

2 H O 9 2
2 H O 9 6
4 M 1 0 4
5 F 0 0 4
5 F 0 4 6

審査請求 未請求 請求項の数 7 O L (全 35 頁) 最終頁に続く

(21) 出願番号 特願2003-101633 (P2003-101633)
(22) 出願日 平成15年4月4日(2003.4.4)
(31) 優先権主張番号 特願2002-102178 (P2002-102178)
(32) 優先日 平成14年4月4日(2002.4.4)
(33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地
(72) 発明者 永井 雅晴
神奈川県厚木市長谷398番地 株式会社
半導体エネルギー研究所内
(72) 発明者 上原 一郎
神奈川県厚木市長谷398番地 株式会社
半導体エネルギー研究所内
Fターム(参考) 2H092 GA59 JA25 JA29 JA34 JA35
JA38 JA41 JB22 JB31 JB61
KA04 MA07 MA08 MA13 MA15
MA16 MA18 MA19 MA22 MA27
MA30 MA35 MA37 NA25 NA29
RA05

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法及び現像装置

.....
